

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-109747

(43)Date of publication of application : 09.05.1991

(51)Int.Cl. H01L 21/60  
H01L 21/60

(21)Application number : 01-246424

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 25.09.1989

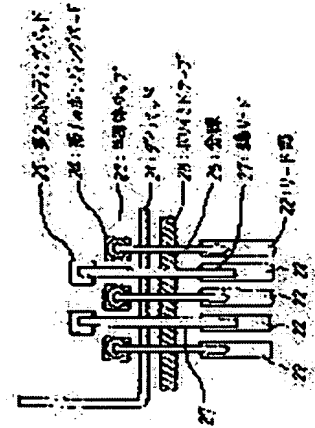
(72)Inventor : SHIMADA SATOYUKI  
SERA KAZUHIKO

## (54) RESIN-SEALED SEMICONDUCTOR DEVICE AND ASSEMBLY THEREOF

## (57)Abstract:

PURPOSE: To eliminate wire bonding failure or wire flow when forming a mold and improve quality by adding a bonding pad part to the inside of a semiconductor chip and by performing TAB connection between the bonding pad part and a lead part for achieving a multi-pin semiconductor device (fine pitch).

CONSTITUTION: A semiconductor chip 23 is adhered and mounted to a die pad part 21 of a lead frame and a lead part 22 is formed at the peripheral of the chip 23. Then, a first bonding pad 24 is formed at the peripheral part of the chip 23 and a second bonding pad 25 is formed inside. Then, a gold wire 26 connects between the pad 24 and the lead part 22 electrically. Then, TAB is performed between the pad 25 and the lead part 22. Thus, by preforming the TAB connection and wire bonding, multiple-pin configuration can be achieved and no wire bonding failure occurs even if the wire length becomes longer, thus eliminating the wire flow when forming a mold and improving quality.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

## ⑫ 公開特許公報(A) 平3-109747

⑬ Int.Cl.<sup>5</sup>

H 01 L 21/60

識別記号

3 0 1 B  
3 1 1 R

庁内整理番号

6918-5F  
6918-5F

⑭ 公開 平成3年(1991)5月9日

審査請求 未請求 請求項の数 3 (全5頁)

⑮ 発明の名称 樹脂封止型半導体装置及びその組立方法

⑯ 特 願 平1-246424

⑰ 出 願 平1(1989)9月25日

⑱ 発 明 者 島 田 智 行 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内  
 ⑱ 発 明 者 瀬 良 和 彦 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内  
 ⑲ 出 願 人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号  
 ⑳ 代 理 人 弁理士 清水 守 外1名

## 明 細 書

## 1. 発明の名称

樹脂封止型半導体装置及びその組立方法

## 2. 特許請求の範囲

(1) 半導体チップとリード部間を電氣的に接続し、樹脂封止する樹脂封止型半導体装置において、

(a) 前記半導体チップの周辺部に設けられる第1のボンディングパッドと、

(b) 該第1のボンディングパッドの内側に設けられる第2のボンディングパッドと、

(c) 該第2のボンディングパッドとリード部のインナリード間に施されるTAB手段と、

(d) 前記第1のボンディングパッドとリード部のインナリード間に施されるワイヤボンディング手段とを具備する樹脂封止型半導体装置。

(2) 半導体チップとリード部間を電氣的に接続し、樹脂封止する樹脂封止型半導体装置の組立方法において、

(a) 前記半導体チップの周辺部に第1のボンディ

ングパッドを形成する工程と、

(b) 該第1のボンディングパッドの内側に第2のボンディングパッドを形成する工程と、

(c) 該第2のボンディングパッドとリード部のインナリード間にTABを行う工程と、

(d) 前記第1のボンディングパッドとリード部のインナリード間にワイヤボンディングを行う工程とを有する樹脂封止型半導体装置の組立方法。

(3) 半導体チップとリード部間を電氣的に接続し、樹脂封止する樹脂封止型半導体装置の組立方法において、

(a) 前記半導体チップの周辺部に第1のボンディングパッドを形成する工程と、

(b) 該第1のボンディングパッドの内側に第2のボンディングパッドを形成する工程と、

(c) 前記第1のボンディングパッドとリード部のインナリード間にワイヤボンディングを行う工程と、

(d) 前記第2のボンディングパッドとリード部のインナリード間にTABを行う工程とを有する樹

脂封止型半導体装置の組立方法。

### 3. 発明の詳細な説明

(産業上の利用分野)

本発明は、半導体チップとリードフレームを電気的に接続する樹脂封止型半導体装置及びその組立方法に関するものである。

(従来の技術)

従来、このような分野の技術としては、例えば以下に示すようなものがあった。

第4図はかかる従来の第1の先行技術を示す樹脂封止型半導体装置の部分平面図、第5図はその半導体装置の部分断面図である。

これらの図において、1はリードフレームのダイパッド部、2はリードフレームのリード部、3はダイパッド部1に接着されたICチップ等の半導体チップ、4は半導体チップ3上のボンディングパッド部、5は半導体チップ3上のボンディングパッド部4とリード部2とにワイヤボンディングされた金線ワイヤである。

ここで、上記半導体装置を組み立てるには、半

導体チップ3をダイパッド部1上に接着し、リードフレームのリード部2と半導体チップ3上のボンディングパッド部4との間を金線5でワイヤボンディングする。

また、従来の第2の先行技術として、第6図及び第7図に示すように、絶縁基板11上のダイオードアレイ12に千鳥状に配列された端子13を配置するとともに、絶縁基板11上に設けられた導線14の先端部にも千鳥状に配列された接続端子15を設け、接続ワイヤ16、17により、ワイヤボンディングを行い、高密度実装を行うようにしたものがある(例えば、実開昭62-180943号参照)。

(発明が解決しようとする課題)

しかしながら、近年、半導体装置の多ピン化(ファインピッチ化)が要求されるようになり、半導体チップも大型化される傾向にある。この場合、前記した第1の先行技術においては、ボンディングパッドピッチの最小値があるため、半導体チップの大型化は避けられない状態である。

また、第2の先行技術においては、接続ワイヤ

長が長いためにワイヤ垂れが起こったり、樹脂封止時に樹脂の応力により変形したり、またワイヤ高が高くなり、薄型化のためにワイヤ高を抑える工程が必要になる等の問題があった。

本発明は、上記問題点を除去し、リード部の接続が良好で、しかも高密度実装を行い得る信頼性の優れた樹脂封止型半導体装置及びその組立方法を提供することを目的とする。

(課題を解決するための手段)

本発明は、上記目的を達成するために、半導体チップとリード部間を電気的に接続し、樹脂封止する樹脂封止型半導体装置において、前記半導体チップの周辺部に設けられる第1のボンディングパッドと、該第1のボンディングパッドの内側に設けられる第2のボンディングパッドと、該第2のボンディングパッドとリード部のインナリード間に施されるTAB手段と、前記第1のボンディングパッドとリード部のインナリード間に施されるワイヤボンディング手段とを設けるようにしたものである。

また、半導体チップとリード部間を電気的に接続し、樹脂封止する樹脂封止型半導体装置の組立方法において、(a) 前記半導体チップの周辺部に第1のボンディングパッドを形成する工程と、(b) 該第1のボンディングパッドの内側に第2のボンディングパッドを形成する工程と、(c) 該第2のボンディングパッドとリード部のインナリード間にTABを行う工程と、(d) 前記第1のボンディングパッドとリード部のインナリード間にワイヤボンディングを行う工程とを施すようにしたものである。

更に、上記工程(c)と工程(d)を入れ換えるようにしてもよい。

(作用)

本発明によれば、上記したように、半導体チップの内側にボンディングパッド部を追加し、そのボンディングパッド部とリード部とをTAB(Tape Automated Bonding)することにより、半導体装置の多ピン化(ファインピッチ化)が可能になり、例えば金線ワイヤでのワイヤ長が長くなることに

よるワイヤボンディング不良、モールド成形時のワイヤ流れ等をなくすることができる。

(実施例)

以下、本発明の実施例について図面を参照しながら詳細に説明する。

第1図は本発明の一実施例を示す樹脂封止型半導体装置の部分平面図、第2図はその樹脂封止型半導体装置の部分断面図である。

第1図において、リードフレームのダイパッド21に半導体チップ23をAgペースト等で接着し、搭載する。従来設けられているものと同様の第1のボンディングパッド24より内側に第2のボンディングパッド25を設け、その第2のボンディングパッド25とリード部22との間を錫リード27でTABを行う。ここで、28は錫リード27に接着されているポリイミドテープである。更に、第1のボンディングパッド24とリード部22とを金線26でワイヤボンディングする。

次に、本発明の一実施例を示す第1の樹脂封止型半導体装置の組立方法について第3図を参照し

ながら説明する。

まず、第3図(a)に示すように、リードフレームのダイパッド21に半導体チップ23をAgペースト等で接着し、搭載すると共に、半導体チップ23の外部周辺にはリード部22を形成する。そして、半導体チップ23の周辺部に第1のボンディングパッド24を、その内側に第2のボンディングパッド25をそれぞれ形成する。

次に、第3図(b)に示すように、第2のボンディングパッド25とリード部22との間でTABを行う。つまり、ポリイミドテープ28が付いた錫リード27により、第2のボンディングパッド25とリード部22との間を電氣的に接続する。

次に、第3図(c)に示すように、第1のボンディングパッド24とリード部22との間でワイヤボンディングを行う。つまり、金線26により第1のボンディングパッド24とリード部22との間を電氣的に接続する。

上記した第1の樹脂封止型半導体装置の組立方法によれば、ワイヤボンディングにおける金線26

が垂れるのをポリイミドテープ28が受けることにより、ワイヤ垂れを防止することができる利点がある。

次に、本発明の一実施例を示す第2の樹脂封止型半導体装置の組立方法について、第8図を参照しながら説明する。

まず、第8図(a)に示すように、リードフレームのダイパッド部21に半導体チップ23をAgペースト等で接着し、搭載すると共に、半導体チップ23の外部周辺にはリード部22を形成する。そして、半導体チップ23の周辺部に第1のボンディングパッド24を、その内側に、第2のボンディングパッド25をそれぞれ形成する。

次に、第8図(b)に示すように、第1のボンディングパッド24とリード部22との間でワイヤボンディングを行う。つまり、金線26により第1のボンディングパッド24とリード部22との間を電氣的に接続する。

次に、第8図(c)に示すように、第2のボンディングパッド25とリード部22との間でTABを行

う。つまり、ポリイミドテープ28が付いた錫リード27により、第2のボンディングパッド25とリード部22との間を電氣的に接続する。

上記した第2の樹脂封止型半導体装置の組立方法は、ワイヤボンディングにおける金線26の高さを抑える工程を、TAB時に同時に行うことができるという利点を有する。

このように、従来の第1のボンディングパッド24より内側に第2のボンディングパッド25を設け、TAB接続及びワイヤボンディング(インナリードボンディング及びアウトリードボンディング)を行うことにより、半導体装置の多ピン化(ファインピッチ化)が可能になる。更に、ワイヤ長が長くなっても、ワイヤボンディング不良は起こらず、また、ポリイミドテープ28の存在により、モールド成形時のワイヤ流れをなくすることができる。

なお、錫リードは必ずしも錫である必要性はなく、他の導電金属であってもよい。また、ダイパッド部は必ずしも設ける必要性はない。

更に、上記実施例においては、全てTAB接続

を行うのではないので、リードが太くなることによってファインピッチ化を阻害することもない。そして、TABリードの場合、ファインピッチ化によるモールド成形時に樹脂がTABリード間に入らなくなってしまうという従来の問題を解決することができ、信頼性の高い樹脂封止型半導体装置を提供することができる。

また、従来のボンディングパッドのみを使用したい場合は、金線のみでワイヤボンディングさせることもできる。

なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能であり、これらを本発明の範囲から排除するものではない。

#### (発明の効果)

以上、詳細に説明したように、本発明によれば、半導体チップの内側にボンディングパッド部を追加し、そのボンディングパッド部とリード部とをTAB接続させることにより、半導体装置の多ピン化（ファインピッチ化）が可能になり、例えば

金線のワイヤ長が長くなることによる、ワイヤボンディング不良、或いはモールド成形時のワイヤ流れをなくすことができ、品質の向上を図ることができる。

また、上記した第1の樹脂封止型半導体装置の組立方法によれば、ワイヤボンディングにおける金線が垂れるのをポリイミドテープが受けることによりワイヤ垂れを防止することができる。

更に、上記した第2の樹脂封止型半導体装置の組立方法によるときは、ワイヤボンディングにおける金線の高さを抑える工程をTAB時に同時に行うことができる。

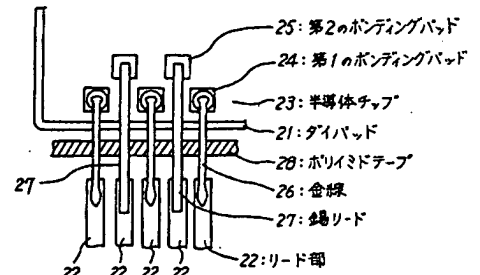
#### 4. 図面の簡単な説明

第1図は本発明の実施例を示す樹脂封止型半導体装置の部分平面図、第2図はその半導体装置の部分断面図、第3図は本発明の一実施例を示す樹脂封止型半導体装置の組立工程図、第4図は従来の第1の先行技術を示す樹脂封止型半導体装置の部分平面図、第5図はその半導体装置の部分断面図、第6図は従来の第2の先行技術を示す他の半

導体装置の部分平面図、第7図はその半導体装置の部分側面図、第8図は本発明の他の実施例を示す樹脂封止型半導体装置の組立工程図である。

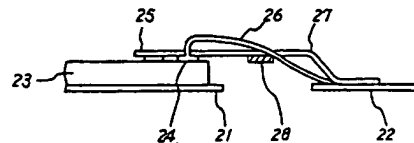
21…ダイパッド部、22…リード部、23…半導体チップ、24…第1のボンディングパッド、25…第2のボンディングパッド、26…金線ワイヤ、27…錫リード、28…ポリイミドテープ。

特許出願人 沖電気工業株式会社  
代理人 井理士 清水 守(外1名)



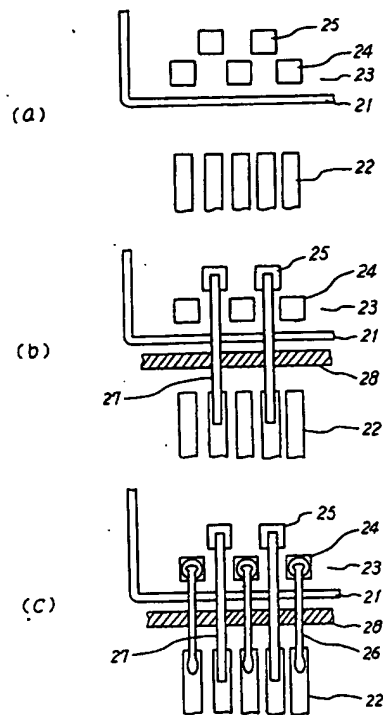
本発明の半導体装置の部分平面図

第1図

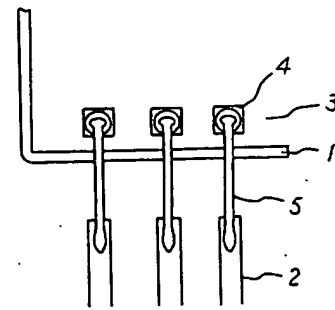


本発明の半導体装置の部分断面図

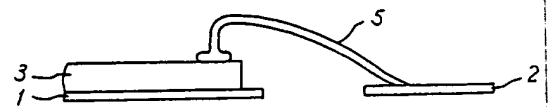
第2図



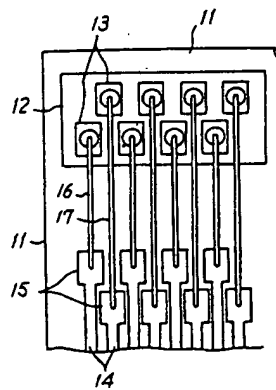
本発明の半導体装置の組立工程図  
第3図



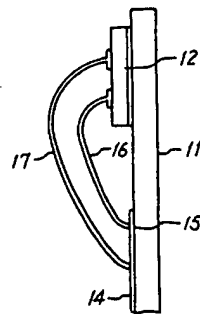
従来の半導体装置の部分平面図  
第4図



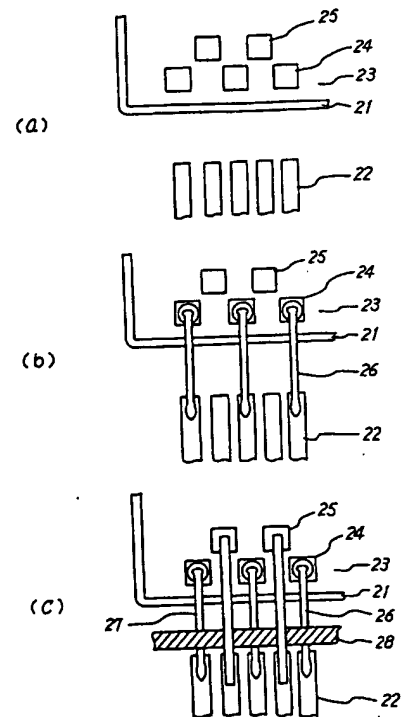
従来の半導体装置の部分断面図  
第5図



従来の他の半導体装置の部分平面図  
第6図



従来の他の半導体装置の部分側面図  
第7図



従来の他の半導体装置の組立工程図  
第8図